

DP5125F 16 通道通用恒流源驱动

1 概述

DP5125F 是一款专为 LED 显示屏设计的低功耗绿色智能型恒流灌电流驱动芯片，集成黑屏节能技术及控制系统自适应技术。芯片上电智能识别工作模式，向下兼容并扩展市场现有的普通单锁存恒流芯片和双锁存恒流列下消影芯片

2 特点

- 电源电压范围：3.3~5.5V
- 工作温度范围：-40℃~85℃
- 16 个恒定电流输出通道
- 恒流输出范围
 - 2mA~25mA @VDD=3.3V
 - 2mA~40mA @VDD=5V
- 通道间电流误差
 - 典型值：±1.0% 最大值：±2.5%
- 芯片间电流误差
 - 典型值：±1.0% 最大值：±2.5%
- 低功耗绿色节能，极低的静态功耗
- 黑屏节能，黑屏模式下的单芯片电源电流≤0.2mA
- 控制系统自适应技术：

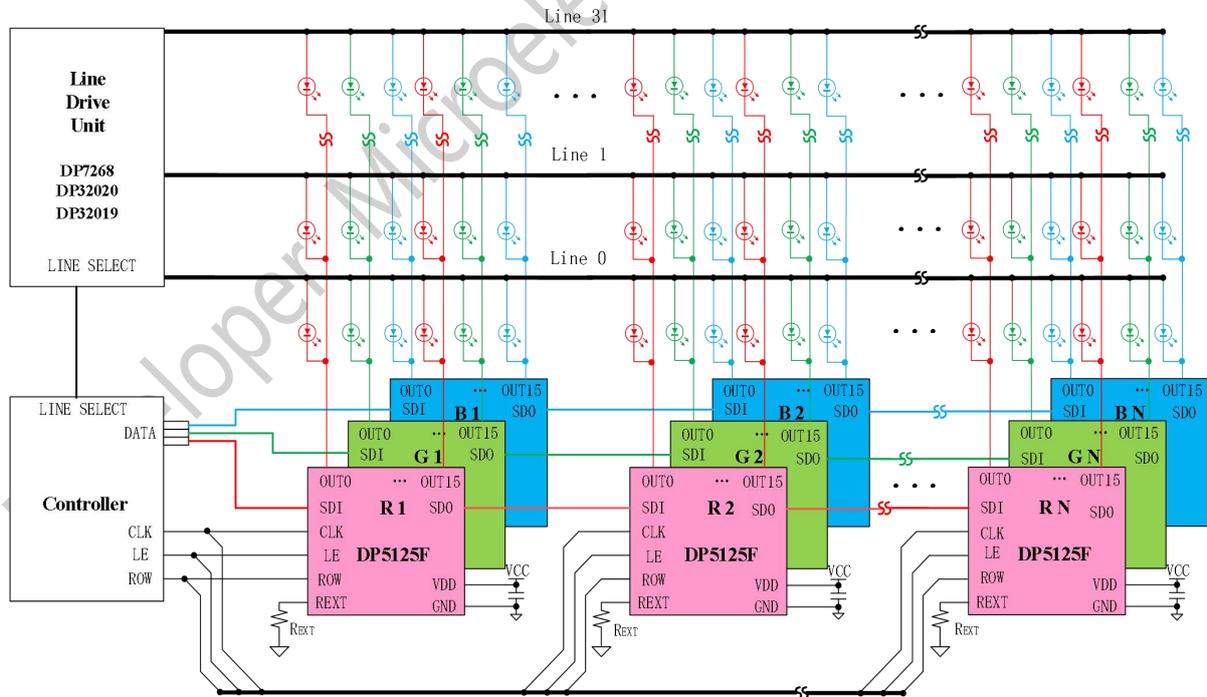
通用程序：单锁存无消影功能，不会造成灯珠反压

双锁程序：双锁存带消影(支持有消影需求的双锁存全彩屏应用，刷新率比通用恒流芯片提高 50%以上)

- 集成芯片防烧保护电路，不烧 PCB，不起明火
- 快速输出电流响应(最小值)：40ns @ VDD = 5V
- I/O 施密特触发器输入
- 最大数据传输频率：30MHZ
- 优秀的 ESD 特性

3 应用领域

- LED 显示



DP5125F 典型应用原理图

目录

1 概述.....	1	8.6 测试电路 6.....	12
2 特点.....	1	8.7 测试电路 7.....	13
3 应用领域.....	1	9 典型特性图.....	14
4 产品说明.....	4	9.1 恒流源精度测试图表.....	14
5 电路原理图.....	5	9.1.1 芯片间电流误差.....	14
5.1 输入输出等效电路.....	5	9.1.2 通道间电流误差.....	14
5.2 内部电路框图.....	6	9.2 恒流源拐点.....	15
6 参数表.....	7	9.3 通过外接电阻调节输出电流.....	15
6.1 最大极限参数.....	7	10 典型显示效果样图.....	16
6.2 ESD 等级.....	7	10.1 低灰一致性效果.....	16
6.2.1 接触 ESD.....	7	10.2 渐变顺滑性效果.....	16
6.3 电气特性.....	8	11 发送协议.....	17
6.4 动态特性.....	9	11.1 通用恒流驱动模式.....	17
7 时序波形图.....	9	11.2 双锁存恒流驱动模式.....	17
8 测试电路图.....	10	12 封装散热功率(P _D).....	18
8.1 测试电路 1.....	10	13 负载端电压(VLED).....	19
8.2 测试电路 2.....	10	14 应用注意.....	19
8.3 测试电路 3.....	11	15 封装信息.....	20
8.4 测试电路 4.....	11	16 重要声明.....	错误! 未定义书签。
8.5 测试电路 5.....	12		



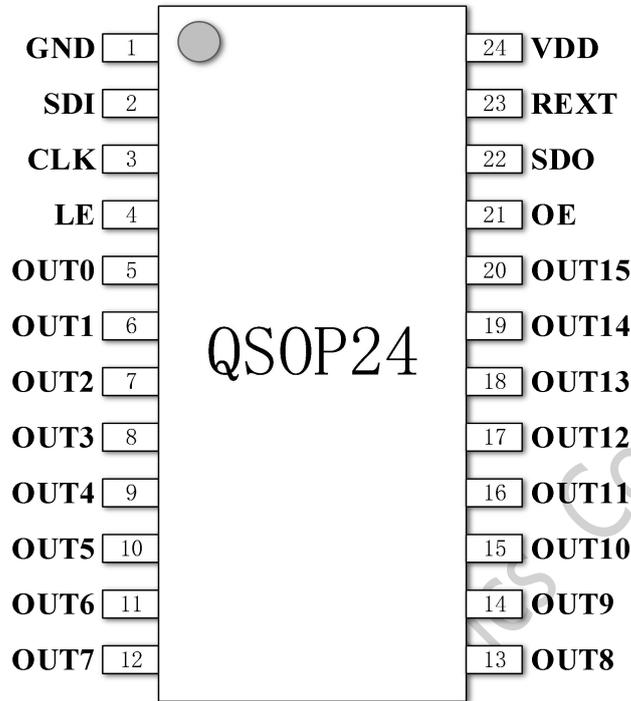
修订历史

版本	修订日期	修订人	修订内容
V1.0	2023.07	WM	初始版本
V1.1	2024.02	WM	1. 修改产品说明 2. 修改时序波形图

Developer Microelectronics Confidential

4 产品说明

- 引脚定义



QSOP24 引脚定义图

- 引脚说明

QSOP24 引脚号	引脚名称	引脚说明
1	GND	芯片接地端
2	SDI	串行数据输入端
3	CLK	串行时钟输入端
4	LE	串行锁存信号
5~20	OUT0~OUT15	恒流输出端
21	OE	OUT 输出信号使能输入
22	SDO	串行数据输出端
23	REXT	接外置电阻端
24	VDD	芯片电源端

QSOP24 引脚说明

- 产品订购信息

产品名称	封装形式	包装方式	数量/盘	湿敏等级
DP5125F	QSOP24	编带	4000	MSL=3



- 产品标记

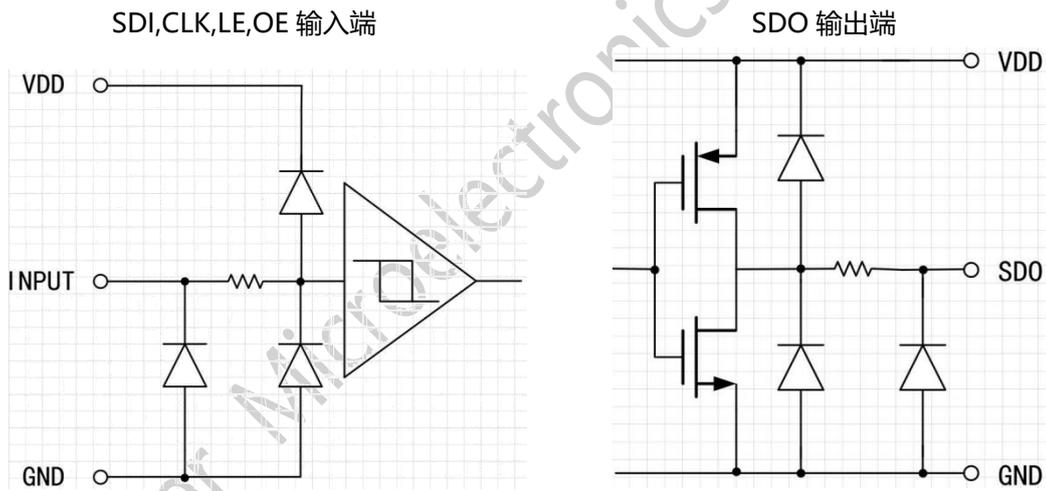


QSOP24

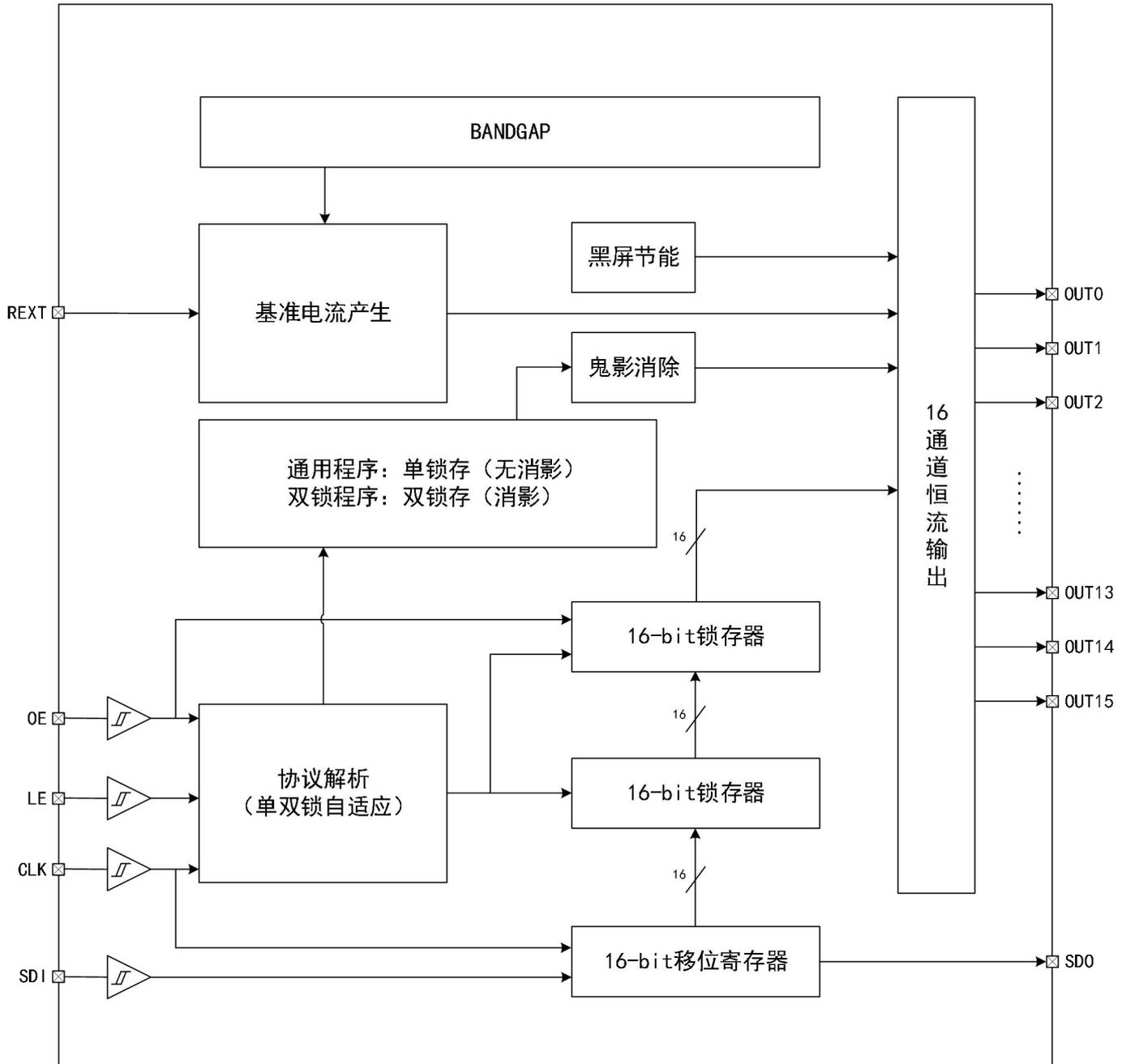
DP5125F 为产品品名
XXXXXX 代表产品批次号

5 电路原理图

5.1 输入输出等效电路



5.2 内部电路框图



内部电路示意图

6 参数表

6.1 最大极限参数

项目	符号	额定值	单位
电源电压	V_{DD}	0 ~ 6	V
输出电流	I_O	40	mA
输入电压	V_{IN}	-0.4 ~ $V_{DD}+0.4$	V
输出耐受电压	V_{OUT}	10	V
时钟频率	F_{CLK}	30	MHz
工作温度	T_{opr}	-40 ~ 85	°C
存储温度	T_{stg}	-55 ~ 150	°C

- 所有的电压值均是以芯片接地端 (GND) 做为参考点, 最大极限参数的测试温度为 25°C。
- 若实际工作条件超过规定值可能会造成元件永久的损伤; 若实际工作条件略低于最大值并长时间工作可能会降低元件的可靠性。上述仅是部分规定值, 本产品不支持在规格之外的其他条件的功能操作。
- 表贴产品焊接温度最高峰值不能超过 260°C, 温度曲线依据 J-STD-020 标准、参考工厂实际和锡膏厂商建议由工厂自行设定。

6.2 ESD 等级

6.2.1 接触 ESD

符号	条件		最小值	典型值	最大值	单位
$V_{(ESD)}$	人体放电模型 (HBM) ¹	OUTn Pin-GND	-	±8	-	kV
		OTHER Pin-GND	-	±8	-	kV
	机器模型 (MM) ²	OUTn Pin-GND	-	±0.4	-	kV
		OTHER Pin-GND	-	±0.4	-	kV

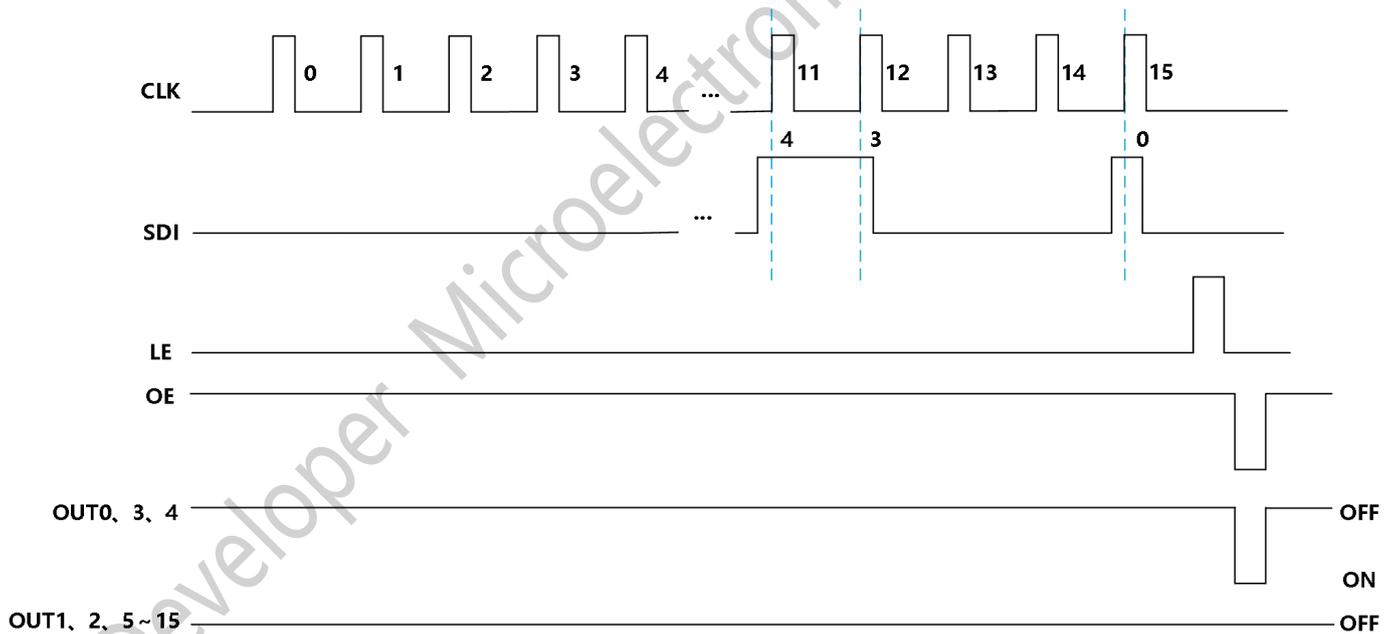
- [1]所有管脚的最低 HBM 模型 ESD 电压符合 JEDEC JS-001-2017 文件的 Class-3B 标准。
- [2]所有管脚的最低 MM 模型 ESD 电压符合 JEDEC EIA/JESD22-A115C 文件的 Class-C 标准。

6.3 电气特性 (若无特殊说明, $V_{DD}=3.5V \sim 5V$, $T_a=25^\circ C$)

项目	符号	测试电路	测试条件		最小值	典型值	最大值	单位
REXT 电压特性	VR_TT	1	$V_{DD}=5V$ $R_{EXT}=1K$	$T_a=25^\circ C$	-	1.269	-	V
	VR_LT			$T_a=-40^\circ C$	-	1.257	-	V
	VR_HT			$T_a=85^\circ C$	-	1.272	-	V
	VR_LV		$T_a=25^\circ C$ $R_{EXT}=1K$	$V_{DD}=5.5V$	-	1.270	-	V
	VR_HV			$V_{DD}=3.5V$	-	1.180	-	V
恒流输出拐点	V_{OUT1}	2	$V_{DD}=5.0V$ $R_{EXT}=1k$	IOU=19.7mA	-	600	-	mV
	V_{OUT2}			IOU=8.7mA	-	500	-	mV
	V_{OUT3}			IOU=1.8mA	-	380	-	mV
恒流源输出范围	IOU	2	$V_{DD}=5V$	2	-	40	mA	
片间输出电流误差	DCHIP	2	$V_{DS}=1V$	—	± 1.0	± 2.5	%	
通道间输出电流误差	DCHL	2	$V_{DS}=1V$	—	± 1.0	± 2.5	%	
恒流误差/ VDS 变化量	$\%/\Delta V_{DS}$	2	$V_{DS}=1.0\sim 3.0V$	—	—	± 1.0	%/V	
恒流误差/VDD 变化量	$\%/\Delta V_{DD}$	2	$V_{DD}=4.5V\sim 5.5V$	—	—	± 1.0	%/V	
ON 时的输出电压	$V_{O(ON)}$	2	OUT0~OUT15	0.3	-	V_{DD}	V	
SDO 驱动 电流	高电平	IOH	3	$V_{DD}=5V$	—	-20	—	mA
	低电平	IOL			—	20	—	mA
输出电平	高电平	VOH	4	IOH=-1mA	4.6	—	—	V
	低电平	VOL		IOL=1mA	—	—	0.4	V
高电平逻辑输入电压	V_{IH}	5	-	$0.7*V_{DD}$	-	V_{DD}	V	
低电平逻辑输入电压	V_{IL}		-	GND	-	$0.3*V_{DD}$	V	
电源电流 (白屏功耗)	I_{DD1}	6	$R_{EXT}=1K$, 白屏 IOU=20mA, 刷新率 960	-	4.91	-	mA	
电源电流 (黑屏节能功耗)	I_{DD2}	6	$R_{EXT}=1K$, 黑屏 IOU=20mA, 刷新率 960	-	0.2	-	mA	

6.4 动态特性 (若无特殊说明, VDD=3.5V~5V, Ta=25°C)

项目	符号	测试电路	测试条件	最小值	典型值	最大值	单位
CLK-SDO 延迟	T _{PHL}	7	V _{IH} =V _{DD} V _{IL} =GND R-EXT=3KΩ V _{DD} =5V R _L =600Ω	-	55	-	ns
	T _{PLH}			-	54	-	ns
OE-OUT 延迟	T _{PHL1}			31	ns		
	T _{PLH1}			33	ns		
恒流输出上升时间	t _{OR}			-	45	-	ns
恒流输出下降时间	t _{OF}			-	45	-	ns

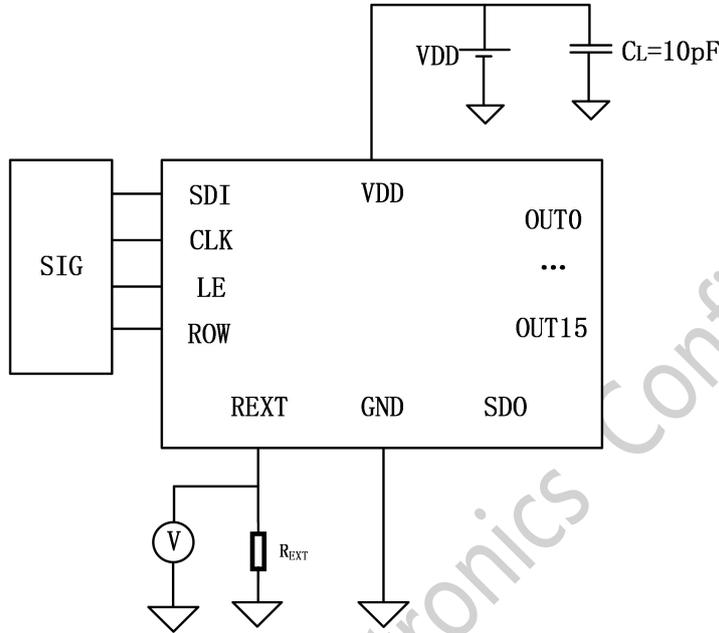
7 时序波形图


- LE 为高电平时, 输出数据, 不保存数据; LE 为低电平时, 保存数据。
- OE 为高电平时, OUT0~OUT15 关闭; OE 为低电平时, 可以传输数据并 latch 数据, 打开 OUT0~OUT15。

8 测试电路图

8.1 测试电路 1

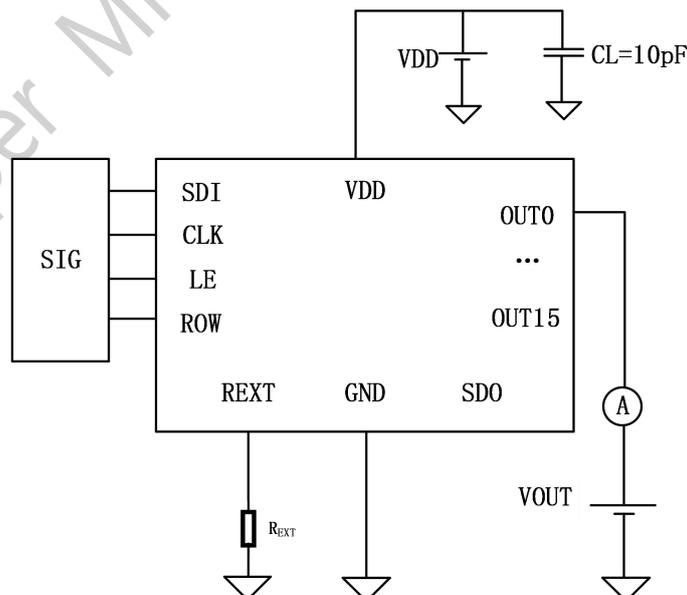
- 外置电阻电压



测试电路 1 示意图

8.2 测试电路 2

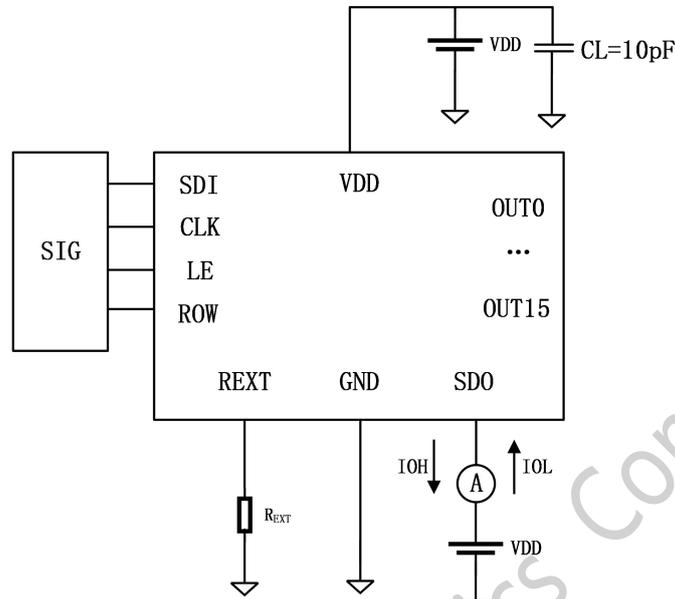
- 恒流输出拐点电压&对应拐点电流



测试电路 2 示意图

8.3 测试电路 3

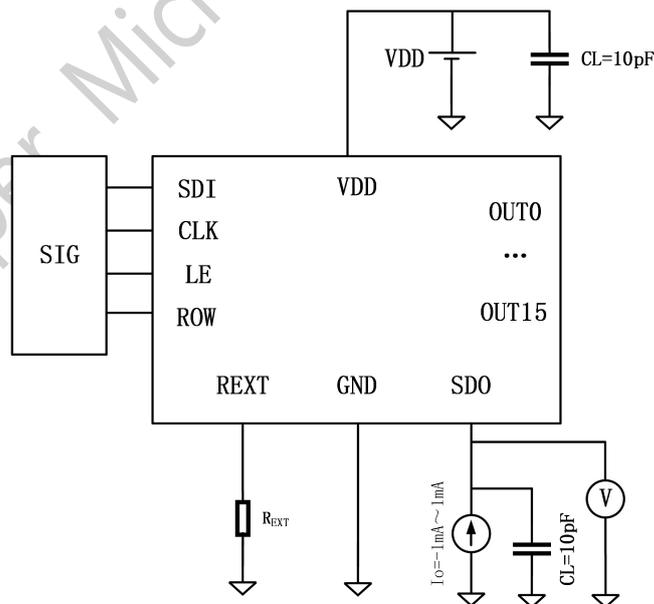
- IOH, IOL



测试电路 3 示意图

8.4 测试电路 4

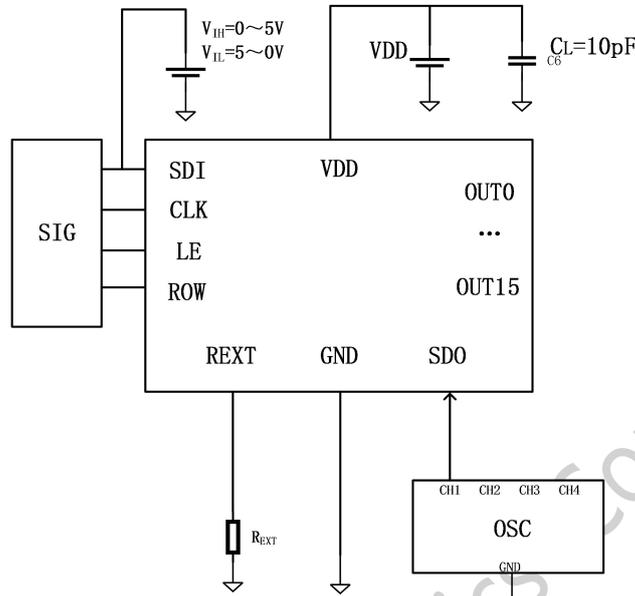
- VOH, VOL



测试电路 4 示意图

8.5 测试电路 5

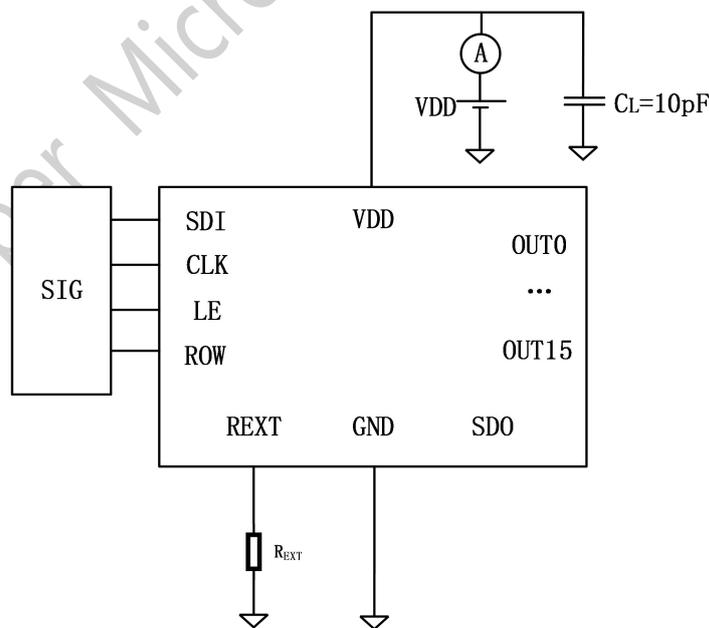
- VIH、VIL



测试电路 5 示意图

8.6 测试电路 6

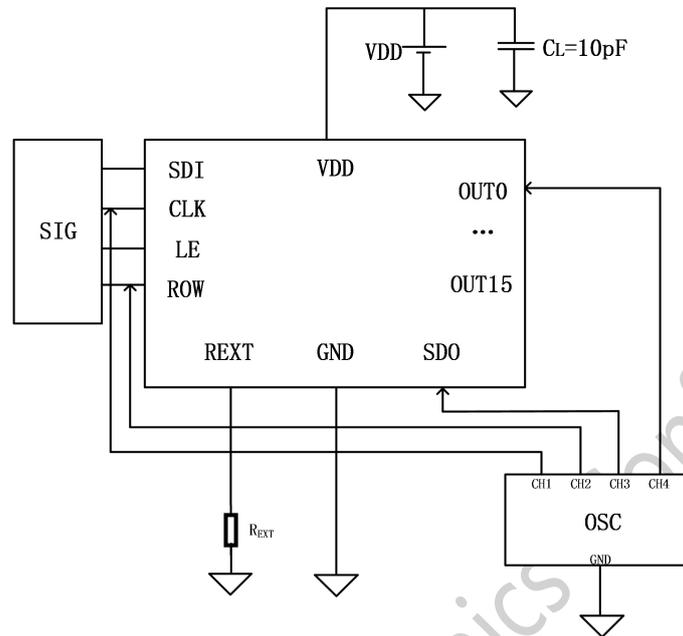
- 电源电流



测试电路 6 示意图

8.7 测试电路 7

- 动态特性

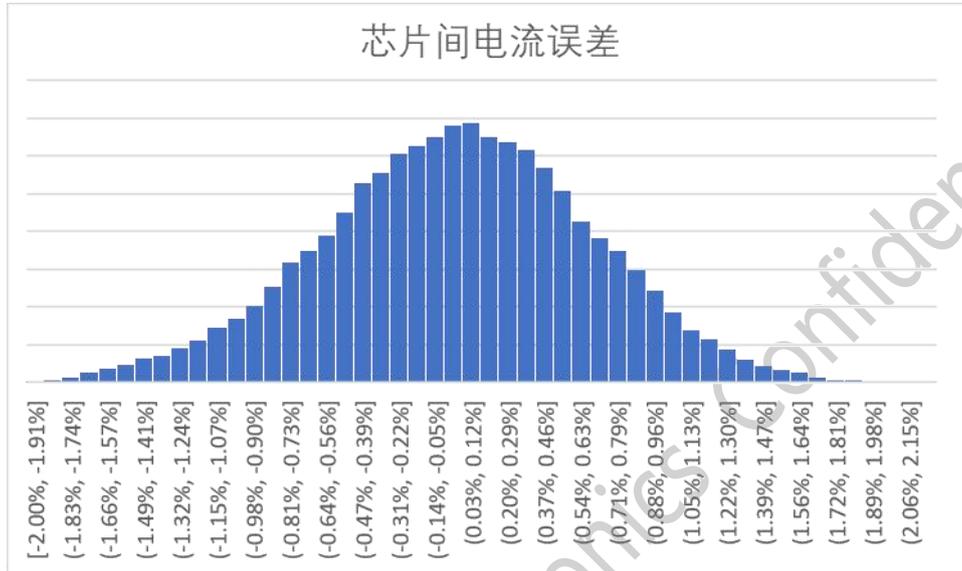


测试电路 7 示意图

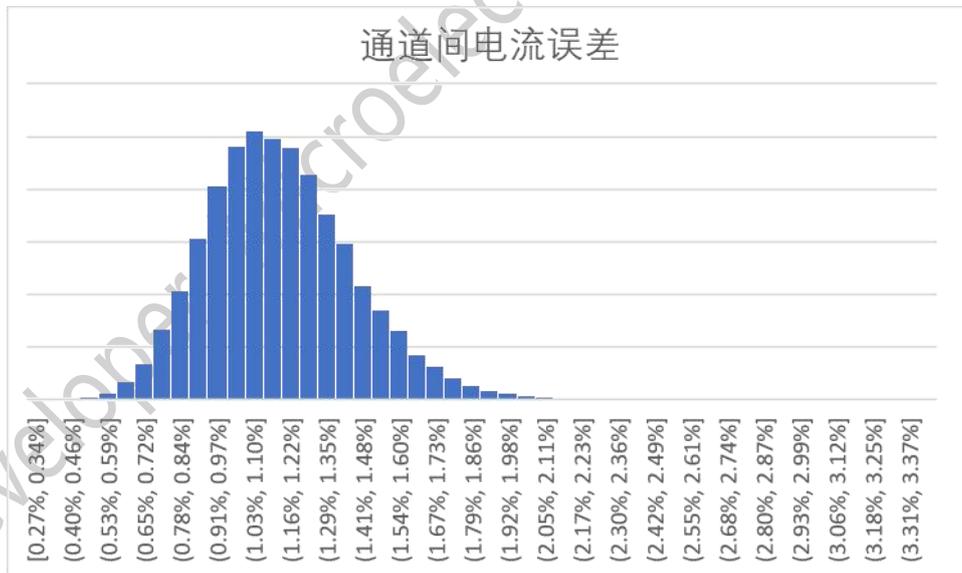
9 典型特性图

9.1 恒流源精度测试图表

9.1.1 芯片间电流误差



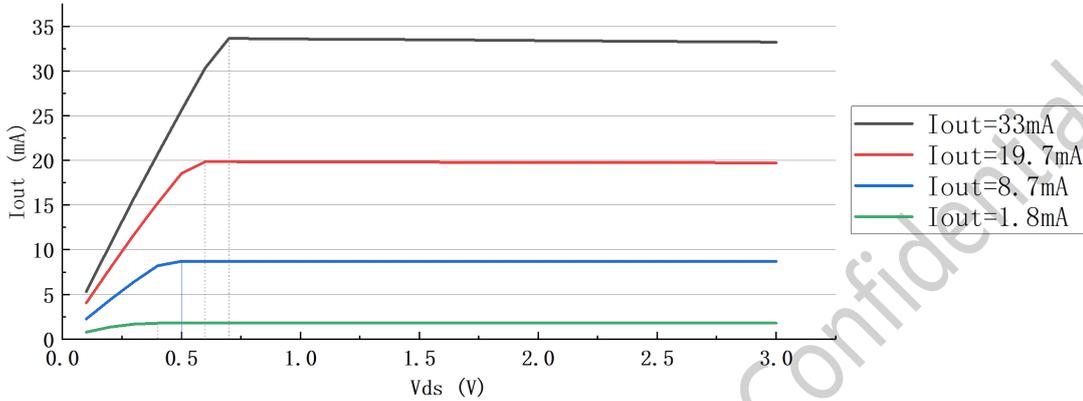
9.1.2 通道间电流误差



9.2 恒流源拐点

将 DP5125F 应用于 LED 显示屏设计时，通道间甚至芯片间的电流差异极小。此源自于 DP5125F 优异的恒流输出特性：

- 片内通道间的最大电流小于±2.5%，而芯片间的最大电流误差小于±2.5%；
- 当负载端电压(Vout)变化时，其输出电流的稳定性不受影响，如下图所示：



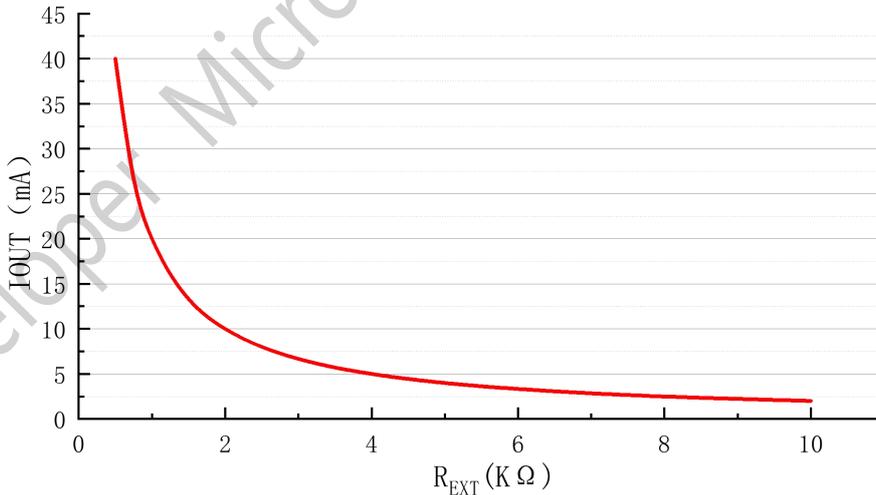
VDD=3.5V-5.5V 时，IOU T 与 VOUT 之间的关系曲线

9.3 通过外接电阻调节输出电流

输出电流值计算公式如下：

$$I_{OUT} = \frac{20}{R_{EXT}} * 1000mA$$

公式中的 R_{EXT} 为芯片 23PIN REXT 端口对地的电阻值。比如，当 R_{EXT}=1000Ω时，通过计算公式可得输出电流值 20mA。



R_{EXT} 与 Iout 之间的关系曲线

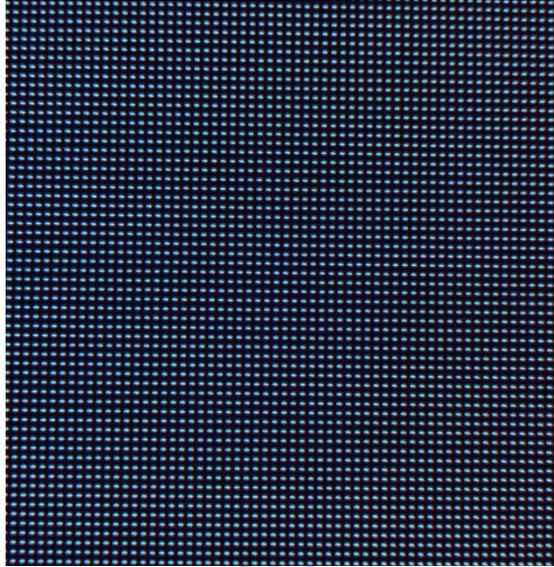
10 典型显示效果样图

- 具体显示效果会受灯板条件及寄存器参数影响，以下测试结果仅具有参考意义。
- 测试程序采用通用程序。

10.1 低灰一致性效果

下面是在低灰 3 级得到的显示屏画面，可以看到：

- 低灰时画面有较好的一致性，芯片显示出了良好的显示效果。

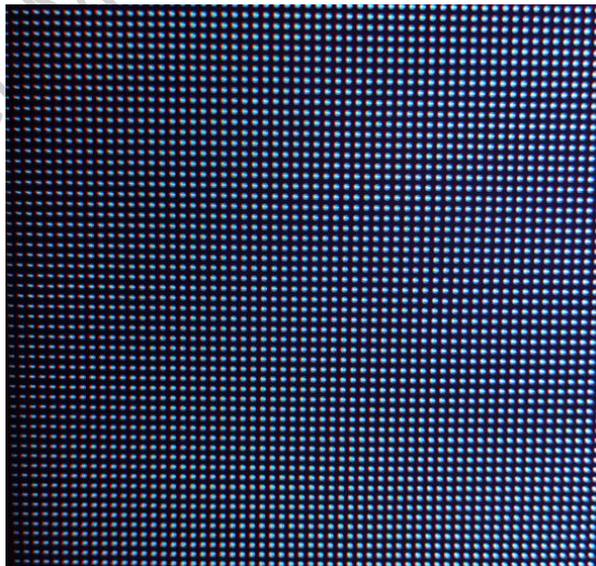


低灰一致性显示效果

10.2 渐变顺滑性效果

下面是显示上下两组数据时的渐变画面，可以看到：

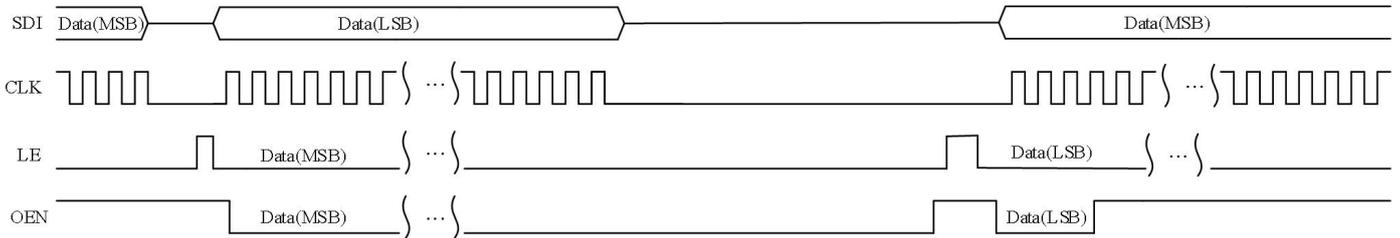
- 渐变画面过渡较为顺滑，无明显灰度突变。



渐变顺滑性显示效果

11 发送协议

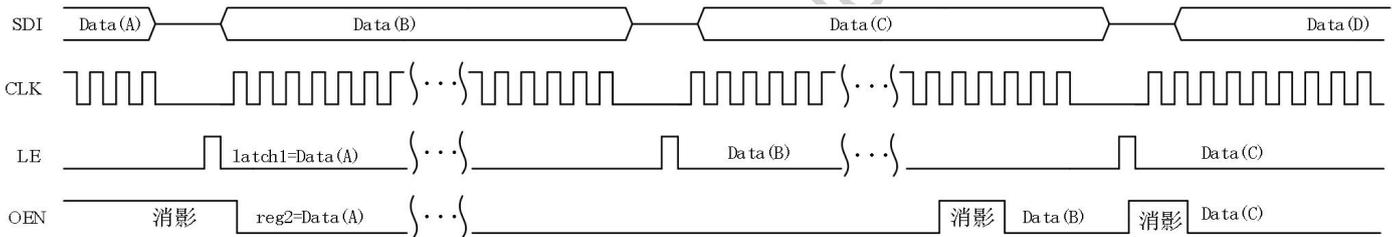
11.1 通用恒流驱动模式



通用恒流驱动模式下的数据传输及数据显示如上图所示，数据传输及数据显示可能会存在利用率低，原因如下：

- 1.当显示一个高位数据的时候，数据显示的时间可能会比数据传输的时间大得多，在数据显示多余的时间内不能进行数据传输。
- 2.当显示一个低位数据的时候，数据显示的时间可能会比数据传输的时间小得多，在数据传输多余的时间内不能进行数据显示。

11.2 双锁存恒流驱动模式



双锁存驱动模式下的数据传送及数据显示时序见上图所示，data(A)和 data(C)为高位数据，data(B)和 data(D)为低位数据。将显示数据高低位按时间进行组合，使显示高位数据多余时间可以利用起来进行数据传送，或者说利用传数据的时间来进行高位的显示，将传数据和显示数据完美的配合起来，可以有效的提高显示刷新率，基本步骤如下：

1. 当 data(A)传送完成后，在 LE 上产生一个 latch 信号，锁存 data(A)
2. 完成 data(A) 锁存后，OEN 由 1~>0，寄存 data(A)并显示 data(A)
3. 在显示 data(A)的同时，对 data(B)进行传送
4. data(B)传送完成后，由 LE 产生 latch 信号，锁存 data(B)，并接着传送 data(C)
5. 完成 data(A)的显示后，寄存 data(B)并显示 data(B)
6. 完成 data(C)的传送，完成 data(B)的显示
7. 寄存 data(C)和传送 data(D)，(同步骤 1)

12 封装散热功率(P_D)

封装体的最大散热功率，是由公式 $P_{D(max)} = \frac{(T_j - T_a)}{R_{th(j-a)}}$ 来决定的

16 个通道全部打开时，实际功率为：

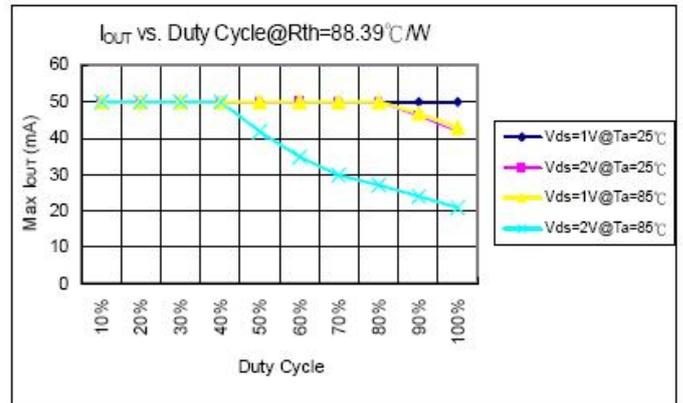
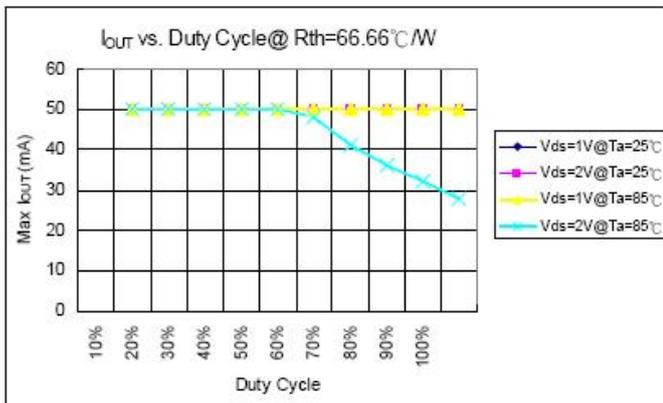
$$P_{D(act)} = I_{DD} * V_{DD} + I_{OUT} * Duty * V_{DS} * 16$$

为确保 $P_{D(act)} \leq P_{D(max)}$ 输出的最大电流与占空比占空比之间的关系为：

$$I_{OUT(max)} = \frac{\frac{T_j - T_a}{R_{th(j-a)}} - (I_{DD} * V_{DD})}{V_{DS} * Duty * 16}$$

其中 T_j 为 IC 的工作温度， T_a 为环境温度， V_{DS} 为恒流输出端电压， $Duty$ 为占空比， $R_{th(j-a)}$ 为封装的热阻。

下图为最大电流和占空比之间的关系：



如需要更大的输出电流 I_{OUT} ，则需要加一定的散热片，其计算公式为：

由
$$\frac{1}{R_{th(j-a)}} + \frac{1}{R_{fc}} = \frac{P_{D(act)}}{T_j - T_a}$$

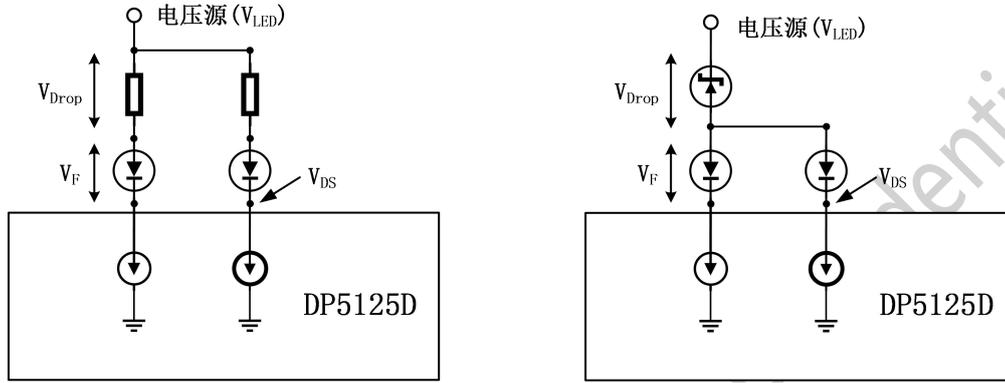
有
$$R_{fc} = \frac{R_{th(j-a)} * (T_j - T_a)}{P_{D(act)} * R_{th(j-a)} - T_j + T_a}$$

其中
$$P_{D(act)} = I_{DD} * V_{DD} + I_{OUT} * Duty * V_{DS} * 16$$

因此如果需要输出更大的电流 I_{OUT} ，由上面公式可以计算出必须给 IC 加热阻为 R_{fc} 的散热片。

13 负载端电压(VLED)

为使封装体散热能力达到最佳化, 建议输出端电压 VDS 最佳的工作范围是 1V 左右 (依据 $I_{OUT}=1\sim 40mA$)。如果 $V_{DS}=V_{LED}-V_F$ 且 $V_{LED}=5V$, 此时过高的输出端电压 VDS 可能会导致 $P_{D(act)} > P_{D(max)}$ 。在此状况, 建议尽可能使用较低的 VLED 电压供应, 也可外串电阻或稳压管做 VDROP, 此可导致 $V_{DS}=V_{LED}-V_F-V_{DROP}$, 达到降低输出端电压 VDS 的效果。

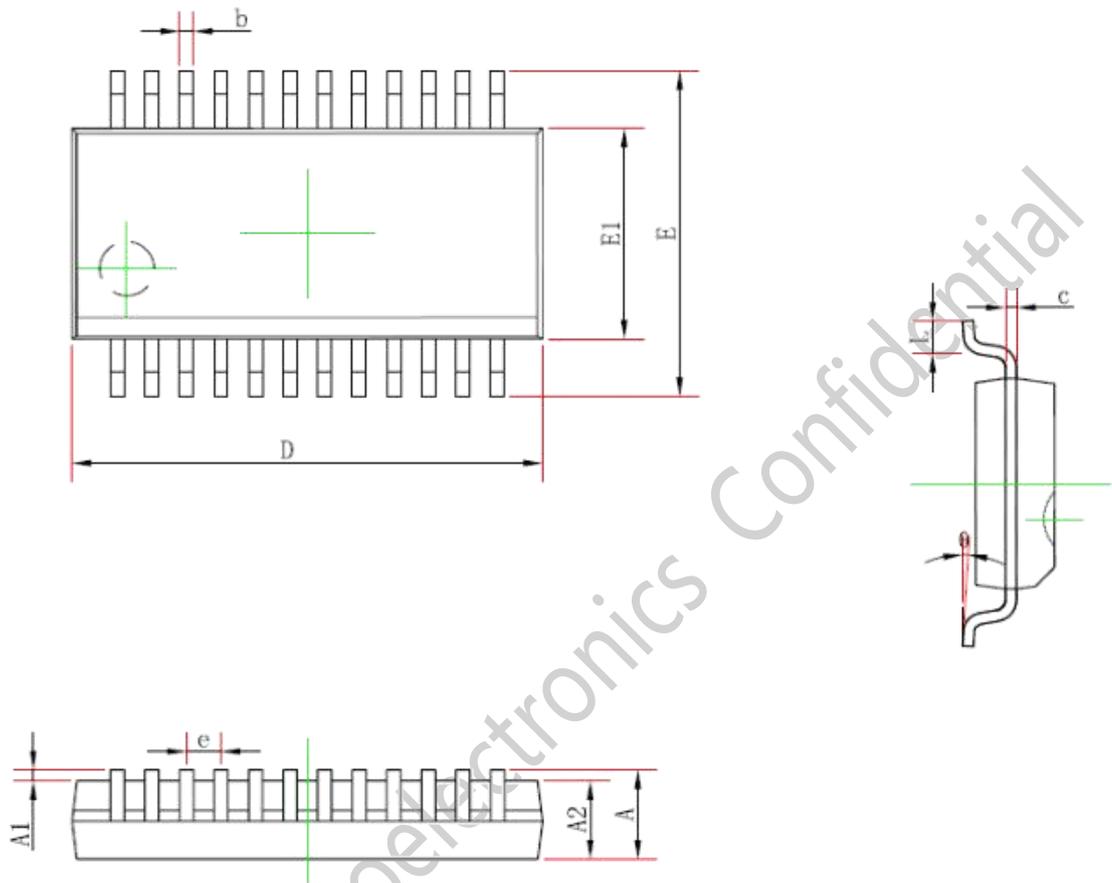


14 应用注意

1. 同样的电阻下 DP5125F 输出电流大 10%左右, 板子在批量生产时需要重新调一下白平衡和亮度。
2. 芯片端去耦电容, REXT 电阻靠近芯片放置, 去耦电容一端直接连接 PIN24, 一端直接连接 PIN1, REXT 电阻, 一端直接连接 PIN23, 一端直接连接 PIN1, 连接线越短效果越好。

15 封装信息

- QSOP24 塑封规格图



	毫米 (mm)	
	最小值 (Min)	最大值 (Max)
A	—	1.95
A1	0.05	0.35
A2	1.05	—
b	0.1	0.4
c	0.05	0.254
D	8.2	9.2
E1	3.6	4.2
E	5.6	6.5
e	0.635TYP	
L	0.3	1.5
θ	0°	10°

16 重要声明

德普微尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

客户在下订单前应联系德普微获取最新的相关信息，并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的本公司销售条款与条件。

德普微会不定期更新本文档内容，产品实际参数可能因型号或者其他事项不同有所差异，本文档不作为任何明示或暗示的担保或授权。

本产品规格书未包含任何针对德普微或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，德普微不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性，特定目的的适用性或者不侵犯德普微或任何第三人知识产权做任何明示或暗示保证，德普微也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

德普微对应用帮助或客户产品设计不承担任何义务。客户应对其使用本公司的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险，客户应提供充分的设计与操作安全验证。

针对本规格书所披露的内容，在未获得德普微的授权下，任何第三方不得使用、复制、转换，一经发现本公司必依法追究其法律责任，并赔偿由此对本公司造成的一切损失。

请注意在本资料记载的条件范围内使用产品，特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和（或）事故等的损害，本公司对此概不承担任何责任。

本公司一直致力于提高产品的质量和可靠度，但所有的半导体产品都有一定的失效概率，这些失效概率可能会导致一些人身事故、火灾事故等。当设计产品时，请充分留意冗余设计并采用安全指标，这样可以避免事故的发生。

使用本公司的 IC 生产产品时，如因其产品中对该 IC 的使用方法或产品的规格，或因进口国等原因，包含本 IC 产品在内的制品发生专利纠纷时，本公司概不承担相应责任。